

PATENT ABSTRACTS OF JAPAN

(11)Publication number :

JP 09-064675

(43)Date of publication of application : 07.03.1997

(51)Int.Cl.

H03H 3/02
H03H 9/17

(21)Application number : 08-229352

(71)Applicant : MOTOROLA INC

(22)Date of filing : 12.08.1996

(72)Inventor : MANG LUKE

FRED S HICKERNEL

DONALD L HUGHES

(30)Priority

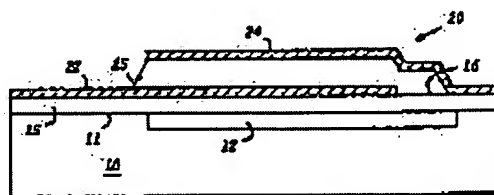
Priority number : 95 516222 Priority date : 17.08.1995 Priority country : US

(54) PIEZO-ELECTRIC-RESONATOR ON SEALED CAVITY AND ITS PRODUCTION

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a miniaturized, inexpensive and highly reliable resonator by simply and easily manufacturing a piezo-resonator provided with a sealed cavity.

SOLUTION: In a manufacturing method for a thin film piezo-resonator 20 provided with a sealed cavity 12, a 1st substrate 10 provided with a cavity 12 on a face 11 is prepared, a 2nd substrate 14 provided with a dielectric layer 15 on a face 16 is prepared and the 2nd substrate 14 is joined with the 1st substrate 10 so as to be superposed to the cavity 12. At least a part of the 2nd substrate 14 exposes an etched flat face 16 to an area etched from the dielectric layer 15 and superposed to the cavity 12. A 1st electrode 22 is arranged on the etched flat face 16, a piezo-electric film 25 is arranged on the electrode 22 and a 2nd electrode 24 is arranged on the film 25.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-64675

(43) 公開日 平成9年(1997)3月7日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 H	3/02		H 0 3 H	B
	9/17		9/17	F

審査請求 未請求 請求項の数5 F D (全 6 頁)

(21) 出願番号 特願平8-229352

(22) 出願日 平成8年(1996)8月12日

(31) 優先権主張番号 08/516, 222

(32) 優先日 1995年8月17日

(33) 優先権主張国 米国 (U S)

(71) 出願人 390009597

モトローラ・インコーポレイテッド

MOTOROLA INCORPORATED

アメリカ合衆国イリノイ州シャンバーグ、
イースト・アルゴンクイン・ロード1303

(72) 発明者 ルーク・マング

アメリカ合衆国アリゾナ州85044、フェニ
ックス、イースト・アーウオトゥキー・ド
ライブ 3729

(74) 代理人 弁理士 池内 義明

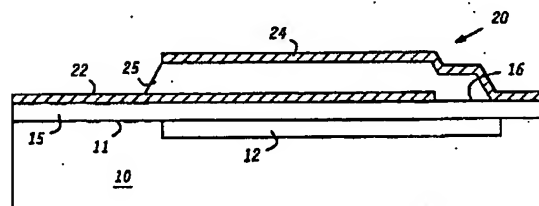
最終頁に続く

(54) 【発明の名称】 密閉空洞上の圧電共振器および製造方法

(57) 【要約】

【課題】 密閉空洞上の圧電共振器をより簡単かつ容易に製造し、小型、低価格および信頼性の高い共振器を実現する。

【解決手段】 密閉空洞12を備えた薄膜圧電共振器20の製造方法は、面11に空洞12を備えた第1の基板10を提供し、面16上に誘電体層15を備えた第2の基板14を提供し、かつ第2の基板14を第1の基板10に対し空洞12に重なるように接合する段階を含む。第2の基板14の少なくとも一部が誘電体15からエッチングされ空洞12の上に重なる領域にエッチングされた平坦面16を露出させる。第1の電極22がエッチングされた平坦面16上に配置され、圧電膜25が第1の電極22上に配置され、かつ第2の電極24が圧電膜25上に配置される。



【特許請求の範囲】

【請求項1】 密閉された空洞を備えた薄膜圧電共振器の製造方法であって、

平坦な面(11)を備えた第1の基板(10)を提供する段階、

前記第1の基板(10)の前記平坦な面(11)に空洞(12)を形成する段階、

平坦な面(16)を備えた第2の基板(14)を提供する段階、

前記第2の基板(14)の前記平坦な面(16)上に材料の層(15)を、該材料の層の上に前記第2の基板(14)の前記平坦な面(16)と平行に平坦な面を形成するように配置する段階であって、前記材料の層(15)は前記第1の基板(10)の前記平坦な面(11)に接合可能な平坦な面によって区別され、前記材料の層(15)はさらに前記材料の層(15)から選択的にエッチング可能である第2の基板(14)によって区別されるもの、

前記空洞(12)に重なる関係で前記第1の基板(10)の前記平坦な面(11)に前記材料の層(15)の前記平坦な面を接合する段階、

前記材料の層から前記第2の基板の一部をエッチングして前記空洞(12)の上に横たわる領域においてエッチングされた平坦な面(16)を露出する段階、

前記空洞(12)の上に横たわる領域において前記エッチングされた平坦な面(16)上に第1の電極(22)を配置する段階、

前記第1の電極(22)上に圧電膜(25)を配置する段階、そして前記圧電膜(25)上に第2の電極(24)を配置する段階、

を具備することを特徴とする密閉された空洞を備えた薄膜圧電共振器の製造方法。

【請求項2】 密閉された空洞を備えた薄膜圧電共振器の製造方法であって、

平坦な面を備えた第1のシリコン基板を提供する段階、

前記第1の基板の前記平坦な面に空洞をエッチングする段階、

平坦な面を備えた第2のシリコン基板を提供する段階、

前記第2のシリコン基板の前記平坦な面の上に2酸化シリコンの層を、該2酸化シリコンの層の上に前記第2のシリコン基板の前記平坦な面と平行に平坦な面を形成するように成長させる段階、

前記2酸化シリコンの層の前記平坦な面を前記空洞に対し上に横たわる関係で前記第1のシリコン基板の前記平坦な面に対し接合する段階、

前記2酸化シリコンの層から前記第2のシリコン基板の一部をエッチングして前記空洞の上に横たわる領域においてエッチングされた平坦な面を露出する段階、

前記空洞の上に横たわる領域において前記エッチングされた平坦な面の上に第1の金属電極を被着する段階、

前記第1の金属電極の上に圧電膜を配置する段階、そして前記圧電膜の上に第2の金属電極を被着する段階、を具備することを特徴とする密閉された空洞を備えた薄膜圧電共振器の製造方法。

【請求項3】 各々密閉された空洞を有する複数の薄膜圧電共振器を製造する方法であって、

平坦な面を備えた第1のシリコンウェハを提供する段階、

前記第1のシリコンウェハの前記平坦な面に複数の別個の空洞をエッチングする段階、

平坦な面を備えた第2のシリコンウェハを提供する段階、

前記第2のシリコンウェハの前記平坦な面の上に2酸化シリコンの層を、該2酸化シリコンの層の上に前記第2のシリコンウェハの前記平坦な面と平行に平坦な面を形成するように成長させる段階、

前記複数の空洞の上に横たわる関係で前記第1のシリコンウェハの前記平坦な面に前記2酸化シリコンの層の前記平坦な面をウェハ接合する段階、

前記第2のシリコンウェハをエッチングして、前記複数の空洞の各々の上に1つがそれぞれ横たわるよう、複数の領域にエッチングされた平坦な面を露出させる段階、前記複数の第1の金属電極を前記空洞の各々の上に横たわる領域に被着する段階であって、前記第1の金属電極の各々1つが前記空洞の各々に対し上に横たわる関係で被着されるもの、

複数の圧電膜を前記複数の第1の金属電極の上に横たわる関係で被着する段階であって、前記圧電膜の各々1つが前記第1の金属電極の各々に対し上に横たわる関係で被着されるもの、そして複数の第2の金属電極を前記各々の圧電膜の上に横たわる関係で被着する段階であって、前記第2の金属電極の各々1つが前記圧電膜の各々に対し上に横たわる関係で被着されるもの、

を具備することを特徴とする、各々密閉された空洞を有する複数の薄膜圧電共振器を製造する方法。

【請求項4】 密閉された空洞を備えた薄膜圧電共振器であって、

平坦な面(11)を備えた基板(10)、

前記基板(10)の前記平坦な面(11)に画定された空洞(12)、

前記空洞(12)の上に横たわる材料の層(15)の上に平坦な面(16)を形成するように前記基板(10)の前記平坦な面(11)に接合された誘電体材料の層(15)、

前記空洞(12)の上に横たわる領域における材料の層(15)の前記平坦な面(16)上に配置された第1の電極(22)、

前記第1の電極(22)の上に配置された圧電膜(25)、そして前記圧電膜(25)の上に配置された第2の電極(24)、

を具備することを特徴とする密閉された空洞を備えた薄膜圧電共振器。

【請求項5】 密閉された空洞を備えた薄膜圧電共振器であって、

平坦な面を備えた第1の基板、

前記第1の基板の前記平坦な面に画定された空洞、

第2の基板であって、平坦な面および前記第2の基板の

前記平坦な面上に配置された誘電体材料の層を備え、前

記第2の基板の前記平坦な面と平行に誘電体材料の層の

上に平坦な面を形成し、前記誘電体材料の層の平坦な面

は前記第1の基板の前記平坦な面に接合されかつ前記第

2の基板の部分は前記空洞の上に横たわる誘電体材料の

層の上に第2の平坦な面を形成するよう除去されている

もの、

前記空洞の上に横たわる領域において前記誘電体材料の

層の前記第2の平坦な面の上に配置された第1の電極、

前記第1の電極上に配置された圧電膜、そして前記圧電

膜の上に配置された第2の電極、

を具備することを特徴とする密閉された空洞を備えた薄膜圧電共振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は圧電装置 (piezoelectric devices) に関し、かつより特定のには密閉されたチェンバを導入した圧電装置に関する。

【0002】

【従来の技術】1つの種類の表面音響波 (SAW) フィルタが現在RFフィルタその他のために手持ち型無線機分野で非常に広く使用されている。圧電フィルタは1つまたはそれぞれ以上の圧電共振器から形成され該圧電共振器は小型および軽量に製作することができかつ、したがって、特に小型の携帯用通信装置において有用である。

【0003】他の種類のバルク音響波 (BAW) 共振器フィルタはいっそう小型でありかつICプロセスに集積できる可能性を秘めている。これらの圧電共振器は非常に敏感でありかつある種類の比較的でこぼのある基板上に形成されなければならない。しかしながら、圧電共振器が適切に動作するためには、それは基板から分離されなければならない、さもなければ基板が必要な共振、または振動を減衰させる (damp) ことになる。

【0004】

【発明が解決しようとする課題】いくつかの従来技術のBAW装置においては、前記分離は基板の表面上に圧電共振器を形成しかつ次に裏面からほぼ基板をとって空洞をエッチングすることによって達成される。基板は比較的厚くなることがあり得るから、このプロセスは多量の非常に困難なエッチングを必要としかつエッチング工程を圧電装置が損傷される前に確実に停止させるため充

分な注意が必要とされる。また、必要なエッチングの量のため、圧電装置の下に残っている基板の厚さはかなり変動する可能性がある。薄膜共振器の総合的な厚さは全体で2分の1波長であり、したがって厚さの変動は制御されない共振周波数として現われる。

【0005】いくつかの従来装置においては、前記分離は基板の上に犠牲層を形成しかつ次に該犠牲層の上に支持層を形成することによって達成される。次に圧電装置が前記支持層の上に形成されかつ前記犠牲層がエッチング除去される。これによって前記支持層が、前記基板から圧電装置を分離する、エアギャップの上にブリッジ様に延在して残される。圧電装置を製造するこの方法に伴う問題は犠牲層を正確にエッチングするのが困難であることである。さらに、前記エアギャップは前記犠牲層のエッチングを可能にするため開かれなければならないかつその後、もし密閉された空洞が望まれる場合、密閉するのが困難なものである。密閉された真空の空洞は空気のダンピングによる損失を低減しかつ良好なフィルタにつながる。また、この方法はコストを大幅に増加させる多くの付加的な処理工程を必要とする。

【0006】したがって、簡単でありかつ低価格の圧電共振器を製造するための新しいプロセスを考案することが有利であろう。

【0007】本発明の目的は、密閉された空洞の上に圧電共振器を製造する新しいかつ改善された方法を提供することにある。

【0008】本発明の他の目的は、従来技術の方法より実質的に容易でありかつずっと低価格である、密閉された空洞の上に圧電共振器を製造する新しいかつ改善された方法を提供することにある。

【0009】本発明のさらに他の目的は、工程がより正確であり、したがってより大きな一貫性および信頼性が達成される密閉された空洞の上に圧電共振器を製造する新しいかつ改善された方法を提供することにある。

【0010】本発明のさらに他の目的は、密閉された空洞の上に新しいかつ改善された圧電共振器を提供することにある。

【0011】本発明のさらに他の目的は、密閉された空洞の上に新しいかつ改善された圧電共振器を提供し、該共振器は従来技術の共振器よりも小型でありかつ製造が容易であり、かつ該共振器は従来技術の共振器よりも低価格でありかつより信頼性があるものを提供することにある。

【0012】

【課題を解決するための手段】上記問題および他のものは本発明に係わる方法によって少なくとも部分的に解決されかつ上記目的および他のものは本発明に係わる方法によって実現される。本発明に係わる密閉された空洞と共に薄膜圧電共振器を製造する方法は、その面に空洞を備えた第1の基板を提供する段階、その面上に誘電体層

5

を備えた第2の基板を提供する段階、および前記空洞に対し上に横たわる関係で前記第2の基板を前記第1の基板に接合する段階を含む。第2の基板の厚さは、もし必要であれば、研削 (grinding) および研磨 (polishing) のような、比較的簡単な機械的工程によりかなり低減できる。第2の基板の少なくとも一部が次に前記誘電体からエッチングされて前記空洞の上に横たわる領域にエッチングされた平坦な面を露出する。第1の電極が前記エッチングされた平坦な面の上に配置され、圧電膜が前記第1の電極の上に配置され、かつ第2の電極が前記圧電膜の上に配置される。

【0013】

【発明の実施の形態】次に図面を参照して本発明の実施形態につき説明する。図面においては同じ文字は種々の図面にわたり同じ部分を示している。図1〜図4は本発明に係わる密閉された空洞を備えた薄膜圧電共振器を製造するプロセスにおけるいくつかの工程を示す単純化されかつ非常に拡大された断面図である。

【0014】特に図1を参照すると、第1の基板10が上部平坦面11を有するものとして示されている。基板10は容易に加工可能な任意の都合のよい材料とすることができ、例えば、よく知られた半導体材料の任意のものでよい。この特定の実施形態では、基板10は通常半導体製品を製造するために使用されるシリコンウェハである。

【0015】タブ様の (tube-like) くぼみまたは空洞12が任意の都合のよい手段によって基板10の前記上部平坦面11に形成される。基板10および1つの空洞12のみを含むウェハの一部のみが図面に示されているが、基板10は複数の空洞を含むことができ、それらの空洞の全ては同時に形成することができる。この好ましい実施形態では、空洞12はマスク、フォトリソ、その他を使用して上部平坦面11をパターニングし、かつ技術的によく知られた方法で基板10をエッチングすることによって形成される。

【0016】平坦な面を有する第2の基板14が提供され、かつ、一般に誘電体材料からなる、層15が該第2の基板14の平坦な面の上に、基板14と層15の接合部において平坦な面16を形成するように、配置される。基板14を含むウェハの一部のみが図面に示されているが、基板14の面全体を層15によってカバーすることができ、あるいは層15は空洞 (単数または複数) 12の上に横たわる位置においてのみ前記面上にパターニングすることができる。層15は第1の基板10の平坦な面11に接合可能な平坦な面16によって区別されまたは区画される材料から形成される。また、層15の材料は層15から選択的にエッチング可能な第2の基板14によって区別または区画される。この好ましい実施形態においては、例えば、基板14は (基板10に関して述べたように) シリコンウェハでありかつ層15は任意の

6

よく知られた酸化技術によって基板14の平坦な面上に成長される酸化物層 (SiO_2) である。

【0017】特に図2を参照すると、層15の面が少なくとも空洞12の上に横たわるように基板10の平坦な面11に接合される。接着材または他の化学製品、ウェハ接合、その他のような、任意の接合技術をこの目的のために使用できることが理解される。この好ましい実施形態では、標準的なウェハ接合技術が使用され、すなわち、結合面 (mating surfaces) が平坦性を保証するよう研磨されかつこれらの面が単に結合され (並置され) そして堅固な化学的接合を提供するため加熱される。

【0018】基板14は次に研削および/または研磨によって都合のよい厚さまで機械加工され、かつ基板14の残りの部分が、標準的な半導体エッチング技術を使用して、エッチングにより除去される。機械加工および/またはエッチングの量は元の厚さおよび使用される材料の分離または隔離 (decoupling) 特性に依存することが理解される。この好ましい実施形態においてはおよび操作の単純化のため、ウェハ全体 (基板14) は機械加工およびエッチングにより除去されて、図3に示されるように、面16を露出する。エッチング工程の間に、2酸化シリコンの層15は多くの材料が除去されすぎないことを保証するための自然のまたは天然のエッチングストッパを形成する。

【0019】特に図4を参照すると、薄膜共振器構造20が次に空洞12に対し上に横たわるような関係で層15の平坦な面16上に製作される。共振器構造20は空洞12に対し上に横たわるような関係で層15の面16上に配置された第1の電極22、および第1の電極22の上に横たわりそれらの間に圧電膜25がはさまれた第2の電極24を含む。共振器の製造技術においてよく知られた方法で、第1の電極22が面16の上に形成され、圧電膜25が電極22の上に被着されかつ第2の電極24が圧電膜25の前記面の上に被着される。電極22および24は、例えば、都合のよい金属の真空被着、無電解被着、その他のような、任意のよく知られた技術を使用して形成できる。

【0020】この場合、複数の個々の圧電共振器を単一のウェハ上に製作することができ、あるいは例えば1個の圧電共振器を単一のウェハ上に製作し、かつ同じウェハ上に形成された電子回路と集積することもできることに注目すべきである。一般に、圧電フィルタは回路に接続された1つまたはそれ以上の圧電共振器を含む。説明された製造技術を使用して、必要な数の圧電共振器を単一の基板またはウェハ上に製作し、かつ電気的に接続して所望の圧電フィルタ構造を形成することができる。例えば、電極 (単数または複数) 24をウェハ上にパターニングすると同時に電気的接続をウェハ上にパターニングすることができる。

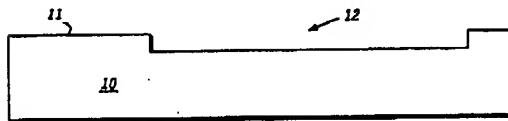
7

【0021】当業者には圧電膜25、電極22および24、および酸化物層15の総合的な厚さは2分の1波長（またはその倍数）の厚さであることが理解されるであろう。良好なフィルタ特性（広い帯域幅）のためには、層15の厚さは公称上圧電膜25の厚さの半分とされる。もし良好な第1オーバートーン特性および良好な温度補償特性が望まれるならば、酸化物層15の厚さは圧電膜25の厚さの1.5倍まで増大できる。好ましい実施形態では、シリコン基板14上に成長される酸化物層15の厚さは非常に正確に制御することができる。さらに、層15は基板14の除去の間に自然のまたは天然のエッチングストップを形成するから、層15の厚さは残りの製造工程の間に実質的に変更されることはない。したがって、従来技術の製造プロセスにおいて必要とされたチューニング工程のような操作は必要ではなく、あるいは実質的に低減される。また、好ましい本実施形態においては空洞12はエッチングにより形成されかつ層16は所望の厚さに成長されかつ基板10に接合されるから、完成した圧電共振器は従来技術の共振器よりもずっと小型に製造できる。

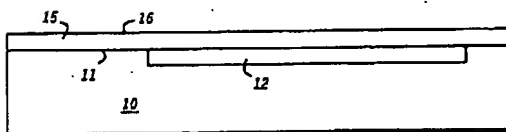
【0022】

【発明の効果】したがって、密閉された空洞の上に圧電共振器を製造するための新規なプロセスが開示され、このプロセスは従来技術の方法より実質的に簡単でありかつより低価格である。さらに、前記密閉された空洞上に圧電共振器を製造する新規なかつ改善された方法はより正確な工程を含み、したがってより優れた一貫性および信頼性が達成される。また、密閉された空洞上の新規なかつ改善された圧電共振器は従来技術の共振器より小型でありかつ製造するのが容易であり、かつ従来技術の共振器よりも低価格でありかつより信頼性が高い。

【図1】



【図3】



8

【0023】本発明の特定の実施形態を示しかつ説明したが、当業者にはさらに他の修正および改善をなすことができる。したがって、本発明は示された特定の形式に限定されるのではなくかつ添付の特許請求の範囲によってこの発明の精神および範囲から離れることのない全ての変更をカバーすることを意図するものと理解されるべきである。

【図面の簡単な説明】

【図1】本発明に係わる薄膜圧電共振器を製造するプロセスにおけるいくつかの工程を示す単順化したかつ大幅に拡大した断面図である。

【図2】本発明に係わる薄膜圧電共振器を製造するプロセスにおけるいくつかの工程を示す単順化したかつ大幅に拡大した断面図である。

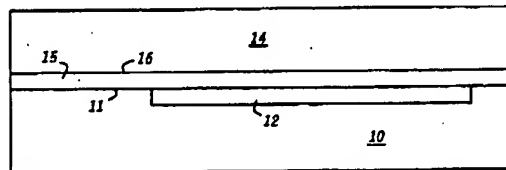
【図3】本発明に係わる薄膜圧電共振器を製造するプロセスにおけるいくつかの工程を示す単順化したかつ大幅に拡大した断面図である。

【図4】本発明に係わる薄膜圧電共振器を製造するプロセスにおけるいくつかの工程を示す単順化したかつ大幅に拡大した断面図である。

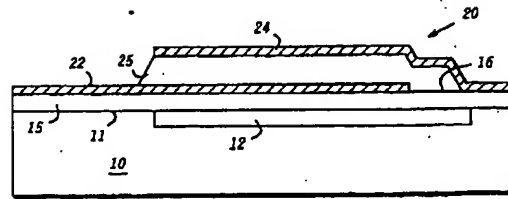
【符号の説明】

- 10 第1の基板
- 11 上部平坦面
- 12 くぼみまたは空洞
- 14 第2の基板
- 15 層
- 16 平坦面
- 20 薄膜共振器構造
- 22 第1の電極
- 24 第2の電極
- 25 圧電膜

【図2】



【図4】



フロントページの続き

(72)発明者 フレッド・エス・ヒッカーネル
アメリカ合衆国アリゾナ州85018、フェニ
ックス、イースト・ウェルドン 5012

(72)発明者 ドナルド・エル・ヒューズ
アメリカ合衆国アリゾナ州85213、メサ、
ノース・アッシュブルック 1727